

Press Contact:

Frankie Tseng

Tel: (02)3518-3392

Email: frankie.tseng@renesas.com

瑞薩科技推出最高效能 72-Mbit QDR™ II+ SRAM 及 DDR II+ SRAM 系列產品

— 滿足次世代通訊網路之 533 MHz 高運作頻率 —

2009 年 7 月 7 日東京訊--瑞薩科技公司發表 72-Mbit Quad Data Rate II+ (QDR™ II+)及Double Data Rate II+ (DDR II+)高速SRAM*1 系列產品，適用於次世代通訊網路中的高階路由器及交換器，上述SRAM產品可達到業界最高運作速度，並符合QDR Consortium*2 工業標準。另外，這次推出的產品亦包含 72-Mbit QDR II及 DDR II SRAM元件。完整的產品系列包含多種不同速率及組態，預計於 2009 年 8 月起於日本陸續供應樣本，並於 2010 年 1 月起陸續量產。

新款產品提供下列特色：

- (1) 達到業界最高運作速度：QDR II+、DDR II+ SRAM 可達 533 MHz，QDR II、DDR II 版本可達 333 MHz

由於瑞薩採用 45 nm 製程，因此可大幅提高上述產品的運作速度，同時維持低電壓運作。QDR II SRAM 可達到業界最高運作速度 333 MHz，QDR II+ SRAM 產品亦提供業界最高運作速度 533 MHz。上述產品可為支援 10G、40G 以上多層通訊系統的高階路由器及交換器，提供封包查詢及封包暫存應用之支援。

- (2) 種類齊全的 72-Mbit 產品

瑞薩將提供支援三種資料 I/O 寬度 (9、18 或 36 bits)，以及兩種突發長度 (2 或 4 words) 的產品。另外，瑞薩將提供內建 ODT (on-die termination) 的產品，可大幅減少高速運作時訊號品質降低的情形。瑞薩提供多種 QDR II、DDR II、QDR II+ 及 DDR II+ SRAM 產品，使用者可選擇最適合其系統的解決方案。

<產品背景>

隨著網際網路持續發展，傳輸速度及傳送至通訊設備的資料量均不斷成長，目前資料傳輸速度已超過每秒 40Gb。因此，高階網路設備需要可高速運作的高密度記憶體，以檢查資料封包目的地，並管理資料封包流量。另外，視訊、語音及資料應用程式使得資料愈趨複雜，也因而需要更大容量的記憶體。

瑞薩科技目前提供多種SRAM產品，運用於工業用途及UNIX^{*3} 伺服器與工作站之快取記憶體，以及用於通訊設備的 18-Mbit Network SRAM、36-Mbit DDRII及 QDRII SRAM等產品。隨著網路設備邁向更高水準的效能與容量，瑞薩科技運用其設計專業及製造技術，讓 72-Mbit QDRII及QDRII+ SRAM產品達到更高速度及可靠性，以滿足通訊設備對於更高速、更大容量及更大位元寬度之需求。

<產品詳細資訊>

上述產品提供各種突發長度與位元寬度的組合，並採用HSTL (High-Speed Transistor Logic) 介面，以連接超高速同步SRAM。

封裝部分採用 165-pin塑膠FBGA，尺寸為 15 mm x 17 mm，具有優異的散熱特性，並適合高密度安裝。上述產品符合RoHS Directive^{*4}，並提供無鉛版本。QDR針腳組態可支援在未來將密度提升至 288 Mb。另外，FBGA封裝產品支援IEEE標準測試存取埠及邊界掃描架構 (IEEE Std 1149.1-1990)，可在模組安裝時，進行基板層級的互換連接檢查。

對於此領域的未來發展，瑞薩已有明確的發展藍圖，將開發更大容量、更高效能的QDR/DDR SRAM產品，以支援持續成長的客戶需求。

< Notes >

1. Quad Data Rate II+ (QDRTMII+) and Double Data Rate II+ (DDRII+) SRAM:

QDRII+ SRAM is an even faster version of the second generation QDR SRAM product. DDRII+ SRAM is also a faster version of the second generation DDR SRAM product.

QDR SRAM and DDR SRAM adopt a DDR technique where, while acquiring the address and control signals from the processor or controller in synchronization with the system clock, the SRAM also writes or reads data signals in synchronization with both the system clock and an inverted system clock signal. As a result, these devices can achieve transfer rates that are twice those of earlier synchronous SRAM. Furthermore, since the input and output pins are separate and isolated, read and write operations can be performed at the same time. This allows data to be transferred with excellent efficiency and makes it possible to achieve data rates that are four times those of earlier synchronous SRAM devices.

Quad Data Rate and QDR include a new family of products developed by Cypress Semiconductor Corp., Integrated Device Technology, Inc., NEC Electronics Corporation, Samsung Electronics Co., Ltd., and Renesas Technology Corp.

2. The QDR Consortium (the QDR Co-Development Team):

In 1999, the QDR co-development team was created to define a new family of SRAM architectures for high-performance communications applications. The QDR co-development team currently consists of Cypress Semiconductor Corp., Integrated Device Technology, Inc., NEC Electronics Corporation, Samsung Electronics Co., Ltd., and Renesas Technology Corp. These companies cooperate in the development of the QDR family of networking SRAMs. They design and manufacture this family of products in their own fabrication facilities and develop products according to their own schedules, competing in the marketplace.

<http://www.qdrconsortium.com/>

3. UNIX is a registered trademark of The Open Group in the U.S. and other countries.

4. RoHS Directive: A European Union (EU) Directive for “the restriction of the use of certain

hazardous substances in electrical and electronic equipment.” It went into effect on July 1, 2006, and covers six substances: lead, mercury, cadmium, hexavalent chromium, polybrominated biphenyl (PBB), and polybrominated diphenyl ether (PBDE).

* 本文件所述其他產品、公司，與品牌之名稱，為其個別所有人之財產。